

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-135140

(43)Date of publication of application : 23.05.1995

(51)Int.Cl.

H01L 21/027

G03F 7/26

(21)Application number : 05-155003

(71)Applicant : KAWASAKI STEEL CORP

(22)Date of filing : 25.06.1993

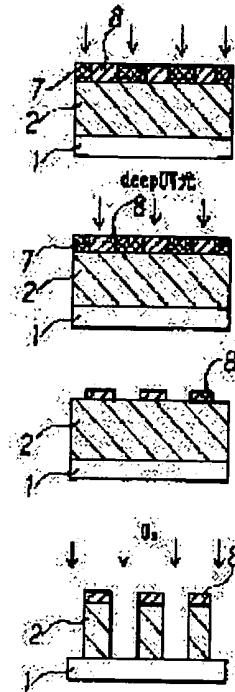
(72)Inventor : MURAYAMA YOKO

(54) RESIST PATTERN FORMING METHOD

(57)Abstract:

PURPOSE: To make pattern transfer to an intermediate layer simple and highly precise, by a method wherein lower layer resist turning to a flattened layer is spread and hard-baked, upper layer resist is spread, an inverted pattern is formed, SOG is spread, the SOG is etched back until the upper resist is exposed, and the whole part of the upper layer resist is exposed and developed.

CONSTITUTION: After lower layer resist 2 turning to a flattened layer is spread on a substrate 1 and hard-baked, upper layer resist is spread. A desired inversion pattern is formed by electron beam direct drawing. Further, from the upper layer resist, an SOG film 8 is spin-coated. At this time, the SOG film 8 on the surface is etched back by dry etching until the surface of the unexposed part 7 of the upper resist is exposed. The whole surface is exposed to UV rays, and the unexposed part 7 of the upper resist is eliminated by developing. Finally the pattern of the SOG 8 formed in the above manner is applied to a mask, and the lower layer resist 2 is patterned by oxygen anisotropic dry etching.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] this invention relates to the resist pattern formation method.

[0002]

[Description of the Prior Art] In recent years, the technology which forms a detailed pattern with a sufficient precision on a level difference substrate is demanded with high integration of a semiconductor device, and a multilayer-resist method is in one of the technology of the. As the concrete method of this multilayer-resist method, it is indicated by the publication "Semiconductor World (refer to a pre journal company, the November, 1987 issue, and p.101 - 105)", for example, and the three-layer resist and the two-layer resist are introduced as the main example.

[0003] Drawing 3 shows an example of the process of the three-layer resist method. First, drawing 3 (a) The thick resist layer (lower layer resist) 2 is formed on the substrate 1 which is a ground to carry out micro processing so that it may be shown. A resist covers the level difference of a substrate 1, and the thickness is chosen so that it may moreover have only the thickness which can be equal to etching of a substrate in all the places of a substrate side. Usually, this lower layer resist 2 applies a positive-type photoresist, heats it more than 200 **, and is made.

[0004] Next, an interlayer 3 is formed by applying for example, an SOG (Spin On Glass) film as a film of a thin silicon oxide on this lower layer resist 2. Subsequently, the upper resist 4 for pattern formation is applied on this interlayer 3. Next, it is drawing 3 (b). The upper resist 4 is exposed through the predetermined mask 5 so that it may be shown, the field of the exposure section 6 and the field of the unexposed section 7 are formed, the upper resist 4 is developed continuously, and it is drawing 3 (c). The field of the exposure section 6 is removed and the resist pattern only by the field of the unexposed section 7 is formed so that it may be shown.

[0005] Furthermore, drawing 3 (d) This resist pattern is used as a mask and anisotropic etching is given using the etching gas which mixed for example, CHF₃+C₂F₆+helium for the interlayer 3 so that it may be shown. Next, it is drawing 3 (e), using this interlayer's 3 pattern as a mask. Anisotropy dry etching is given using the etching gas mainly concerned with oxygen for the thick lower layer resist 2 so that it may be shown.

[0006] When a pattern is formed by such method, the influence of reflective of the exposure at the time of the pattern formation of the upper resist 4 from the level difference and ground of a substrate 1 by the lower layer resist 2 is eased, and since the upper resist 4 is made to a thin film, it can form a detailed pattern also on a level difference side further. On the other hand, by the two-layer resist method, by giving oxygen-proof dry etching nature to the upper resist, an interlayer's role is given and a process is simplified. Besides, in many cases, the silicon content resist is used as an oxygen-proof dry etching nature resist of a layer. The silicon which this silicon content resist oxidizes by oxygen under the conditions of oxygen dry etching, and is contained in it turns into a silicon oxide, and is a wrap about a resist front face. Since this silicon-oxide film has the large etching resistance by oxygen, it no longer *****s any more and a resist layer plays a role of a mask of etching.

[0007]

[Problem(s) to be Solved by the Invention] However, it is very difficult to find the etching conditions which brought about the so-called increase of a critical-dimension loss (it is called a below Critical Dimension Loss; CD loss), and aggravation of the homogeneity within a field, and controlled all of these troubles by the above-mentioned three-layer resist method since the dry developing-negatives method would be used twice depending on etching conditions. Moreover, the number of processes increased, and cost started, or there was also a problem that the yield fell.

[0008] It is difficult for there to be no resist material with high resolution, and to obtain a detailed pattern with a sufficient precision on the other hand, in order to use the resin which made silicon contain so that oxygen dry etching resistance may be given to the upper resist by the two-layer resist method. this invention is made in order to solve the technical problem which the above conventional technology has, and it offers the resist pattern formation method simple and highly precise moreover, without using dry development for the pattern imprint to an interlayer -- it aims at things

[0009]

[Means for Solving the Problem] The process which carries out a postbake after this invention's applying the lower layer resist used as a flattening layer in the resist process which used the multilayer-resist method, The process which applies the upper resist and forms the reverse pattern of an actual pattern, It is the resist pattern formation method characterized by performing the process which applies SOG, the process which carries out etchback until the aforementioned upper resist

exposes this SOG, and the process which exposes the aforementioned upper resist completely and removes the aforementioned upper resist by development one by one.

[0010] In addition, using a negative resist as the aforementioned upper resist, a reverse pattern is formed and it may be made to carry out by removing an SOG application and the account negative resist of etchback back to front.

[0011]

[For **] According to this invention, it can carry out without the pattern imprint to an SOG interlayer *****ing, and this protects increase of a CD loss, and aggravation of the homogeneity within a field, and it becomes possible to process an interlayer with a sufficient precision. Moreover, since the usual resist which does not contain silicon can be used for the upper resist, it is also possible to obtain a highly precise pattern. Furthermore, in a positive resist, it is possible conventionally by using a reversal mask at the time of the upper resist formation to perform formation of the difficult detailed contact hole etc. easily.

[0012]

[Example] Below, the example of this invention is explained.

[Example 1] Drawing 1 is process drawing showing the 1st example of this invention, and shows the example which uses an electron beam for exposure light and exposes a desired reverse pattern. First, drawing 1 (a) It is for example, a novolak system resist (tradename; OFPR- 800) by TOKYO OHKA KOGYO CO., LTD. as a lower layer resist 2 used as a flattening layer on the substrate 1 to carry out micro processing so that it may be shown. 1 micrometer It applies by the thickness of a grade. Drawing 1 (b) Drawing 1 after performing 200 ** and the postbake for 3 minutes on a hot plate 10 so that it may be shown (c) It is for example, an electron beam resist (tradename; OEPR- 1000) by TOKYO OHKA KOGYO CO., LTD. as an upper resist 4 so that it may be shown 0.4 μm It applies. Subsequently, drawing 1 (d) It is drawing 1 (e) by electron beam direct writing so that it may be shown. The reverse pattern of a request [like] is formed.

[0013] Furthermore, drawing 1 (f) It is for example, organic [by TOKYO OHKA KOGYO CO., LTD. / SOG] (tradename; OCD T-7 6000- R) as an upper shell SOG film 8 of the upper resist 4 so that it may be shown. A spin coat is carried out to the thickness of 4000Å. In order to remove the SOG film which remained in the resist front face at this time, it is drawing 1 (g). Etchback is carried out by the dry etching of the mixed gas of CHF₃+C₂F₆+helium until the front face of the unexposed section 7 of the upper resist 4 exposes the surface SOG film 8 so that it may be shown.

[0014] Next, drawing 1 (h) The deepUV light of 200 - 350 nm is completely exposed so that it may be shown, and it is drawing 1 (i). Development removes the unexposed section 7 of the upper resist 4 so that it may be shown. Patterning of the lower layer resist 2 is carried out by oxygen anisotropy dry etching by using as a mask the pattern of SOG8 which carried out in this way and was formed in the last, and it is drawing 1 (j). It changes into the state which shows.

[Example 2] The example which uses i line for exposure light and next uses a negative resist is explained with reference to drawing 2.

[0015] It is for example, a die resist for novolak system i lines by TOKYO OHKA KOGYO CO., LTD. (tradename; TSMR-CR 50i10) as a lower layer resist 2 which is a flattening layer on the substrate 1 to carry out micro processing. 1 micrometer A grade application is carried out (drawing 2 (a)). At this time, the die resist for i lines was used, because absorption of i line was large. BEKU [this lower layer resist 2 / the temperature more than 230 **] more than for 3 minutes on a hot plate 10 (drawing 2 (b)). It is for example, i line negative resist (tradename; THMR-iN200) by TOKYO OHKA KOGYO CO., LTD. as an upper resist 4 after awaking the lower layer resist 2 in ordinary temperature. 0.4 μm It applies (drawing 2 (c)). The reverse pattern of a request pattern is formed by exposure by i line, and development (drawing 2 (d) and drawing 2 (e)).

[0016] In this way, on the pattern of the formed upper resist 4, it is drawing 2 (f). It is organic [by TOKYO OHKA KOGYO CO., LTD. / SOG] (tradename; OCD T-7 6000- R) as SOG8 so that it may be shown. It applies to the thickness of 4000Å. In order to remove the SOG film which remained in the resist front face at this time, it is drawing 2 (g). Etchback is carried out by the dry etching of the mixed gas of CHF₃+C₂F₆+helium until the upper resist front face exposes a surface SOG layer so that it may be shown. Next, drawing 2 (h) Ablation 502A by TOKYO OHKA KOGYO CO., LTD. removes the exposure section 6 of the upper resist 4 so that it may be shown. Thus, patterning of the lower layer resist 2 is carried out by oxygen anisotropy dry etching by using the pattern of formed SOG8 as a mask, and it is drawing 2 (i). It changes into the state which shows.

[0017] In the above-mentioned example, although explained having used the electron ray beam or i line as an exposure light, this invention is not restricted to this, and as long as it is the light source which resists, such as an X-ray or ArF, KrF, and g line, expose, it may use anything. Moreover, without using anything and restricting to a negative resist, if the light source to be used is suited, the reverse pattern of a pattern which wishes a positive resist by using a reversal mask is formed, and you may make it use about the upper resist.

[0018] Furthermore, about a lower layer resist, if it is a resin with dry etching-proof nature when using an electron ray beam or an X-ray for the light source, it is good anything. in addition, i line, g line, or KrF etc. -- when using UV light, it is desirable for the exposure absorption of light besides dry etching-proof nature to use a certain thing enough Moreover, about SOG, it is optimal to use organic [which was shown by a thing without the need for an elevated-temperature cure, for example, the above-mentioned example, / SOG].

[0019]

[Effect of the Invention] As explained above, according to this invention, it can form, without needing SOG processing according the oxygen-proof dry etching mask of the lower layer resist in the multilayer-resist process method to dry

development. Therefore, increase of a CD loss and aggravation of the homogeneity within a field are prevented, and it makes it possible to realize highly precise resist pattern formation. Moreover, since the usual resist which does not contain silicon can be used for the upper resist, it is also possible to obtain a highly precise pattern and industrial worth of this invention is very high.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The resist pattern-formation method characterized by to perform the process which carries out a postbake after applying the lower layer resist used as a flattening layer in the resist process using the multilayer-resist method, the process which applies the upper resist and form the reverse pattern of an actual pattern, the process which apply SOG, the process which carry out etchback until the aforementioned upper resist exposes this SOG, and the process which expose the aforementioned upper resist completely and remove the aforementioned upper resist by development one by one.

[Claim 2] The resist pattern formation method according to claim 1 characterized by carrying out by forming a reverse pattern and removing an SOG application and the account negative resist of etchback back to front, using a negative resist as the aforementioned upper resist.

[Translation done.]

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/027				
G 0 3 F 7/26	5 1 1	7124-2H 7352-4M	H 0 1 L 21/ 30	5 7 3

審査請求 未請求 請求項の数 2 O L (全 5 頁)

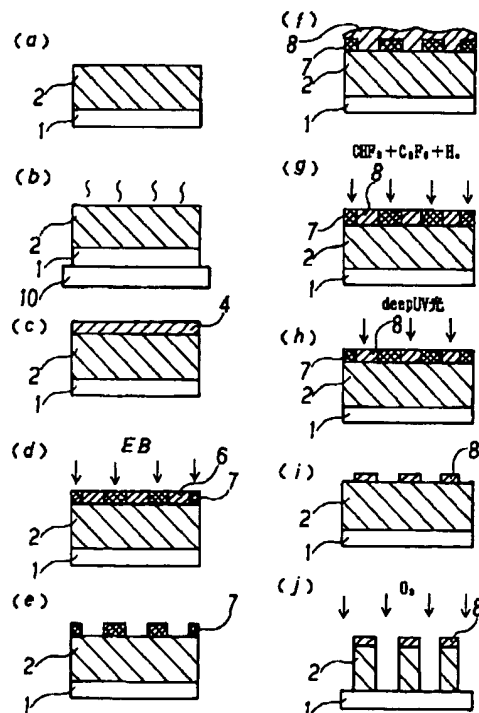
(21) 出願番号	特願平5-155003	(71) 出願人	000001258 川崎製鉄株式会社 兵庫県神戸市中央区北本町通1丁目1番28号
(22) 出願日	平成5年(1993)6月25日	(72) 発明者	村山 洋子 千葉県千葉市中央区川崎町1番地 川崎製鉄株式会社技術研究本部内
		(74) 代理人	弁理士 小林 英一

(54) 【発明の名称】 レジストパターン形成方法

(57) 【要約】

【目的】 レジストパターン形成方法を提供する。

【構成】 基板1上に下層レジスト2を塗布後ハードベークし、上層レジスト4を塗布し、反転マスクを用いて実際のパターンの反転パターンを形成し、SOG膜8を塗布した後、該SOG膜8を上層レジスト4が露出するまでエッチバックした後、全面露光、現像を行って上層レジスト4を除去することにより、微細パターンを簡易でしかも精度よく転写することを可能にする。



【特許請求の範囲】

【請求項1】 多層レジスト法を用いたレジストプロセスにおいて、平坦化層とされる下層レジストを塗布後、ハードベークする工程と、上層レジストを塗布し、実際のパターンの反転パターンを形成する工程と、SOGを塗布する工程と、該SOGを前記上層レジストが露出するまでエッチバックする工程と、前記上層レジストを全面露光し、現像により前記上層レジストを除去する工程と、を順次行うことを特徴とするレジストパターン形成方法。

【請求項2】 前記上層レジストとしてネガレジストを用いて、反転パターンを形成し、SOG塗布・エッチバック後前記ネガレジストを除去することにより行うことを特徴とする請求項1記載のレジストパターン形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、レジストパターン形成方法に関する。

【0002】

【従来の技術】近年、半導体装置の高集積化に伴い、微細なパターンを段差基板上に精度よく形成する技術が要求されており、その技術の一つに多層レジスト法がある。この多層レジスト法の具体的な方法としては、たとえば刊行物「Semiconductor World（プレジャーナル社、1987年11月発行、p.101～105参照）」に記載されており、その主な例として3層レジストと2層レジストが紹介されている。

【0003】図3は、3層レジスト法のプロセスの一例を示したものである。まず、図3(a)に示すように、微細加工したい下地である基板1の上に厚いレジスト層（下層レジスト）2を形成する。その厚さはレジストが基板1の段差を覆い、しかも基板面のすべての場所において基板のエッチングに耐えられるだけの厚さを持つように選ばれる。通常、この下層レジスト2は、ポジ型フォトリソレジストを塗布し、それを200℃以上に加熱して作られる。

【0004】次に、この下層レジスト2の上に薄い酸化シリコンの膜として、たとえばSOG（Spin On Glass）膜を塗布することにより、中間層3を形成する。ついで、この中間層3の上に、パターン形成用の上層レジスト4を塗布する。つぎに、図3(b)に示すように所定のマスク5を介して上層レジスト4の露光を行って、露光部6の領域と未露光部7の領域とを画成し、つづいて上層レジスト4を現像して、図3(c)に示すように、露光部6の領域を除去して未露光部7の領域のみによるレジストパターンを形成する。

【0005】さらに、図3(d)に示すように、このレジストパターンをマスクにして、中間層3をたとえば CHF_3 + C_2F_6 + Heを混合したエッチングガスを用いて異方性エ

ッチングを施す。次に、この中間層3のパターンをマスクとして、図3(e)に示すように、厚い下層レジスト2を酸素を主としたエッチングガスを用いて異方性ドライエッチングを施す。

【0006】このような方法でパターンを形成した場合、上層レジスト4のパターン形成時に下層レジスト2によって基板1の段差や下地からの露光の反射の影響が緩和され、さらに上層レジスト4は薄膜にできるため、微細なパターンを段差面上にも形成することができる。

10 一方、2層レジスト法では、上層レジストに耐酸素ドライエッチング性を持たせることによって中間層の役割をもたせ、工程の簡略化を行ったものである。この上層の耐酸素ドライエッチング性レジストとしては、多くの場合、シリコン含有レジストが用いられている。このシリコン含有レジストは、酸素ドライエッチングの条件下で酸素によって酸化され、その中に含まれるシリコンは酸化シリコンとなってレジスト表面を覆う。この酸化シリコン膜は酸素によるエッチング耐性が大きいため、レジスト層はそれ以上エッチングされなくなり、エッチングのマスクとしての役割を果たすのである。

【0007】

【発明が解決しようとする課題】しかしながら、上記した3層レジスト法では、ドライ現像法を2回用いることになるため、エッチング条件によってはいわゆるクリティカル・ディメンション・ロス（Critical Dimension Loss；以下CDロスという）の増大や面内均一性の悪化をもたらし、これらの問題点をすべて制御したエッチング条件を見つけることは非常に困難である。また、工程数が増大してコストがかかるとか歩留りが低下するという問題もあった。

【0008】一方、2層レジスト法では、上層レジストに酸素ドライエッチング耐性を持たせるようにシリコンを含有させた樹脂を用いるため、解像度の高いレジスト材料がなく、微細パターンを精度よく得ることが困難である。本発明は、上記のような従来技術の有する課題を解決するためになされたものであって、中間層へのパターン転写をドライ現像を用いずに簡易でしかも高精度なレジストパターン形成方法を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明は、多層レジスト法を用いたレジストプロセスにおいて、平坦化層とされる下層レジストを塗布後、ハードベークする工程と、上層レジストを塗布し、実際のパターンの反転パターンを形成する工程と、SOGを塗布する工程と、該SOGを前記上層レジストが露出するまでエッチバックする工程と、前記上層レジストを全面露光し、現像により前記上層レジストを除去する工程と、を順次行うことを特徴とするレジストパターン形成方法である。

【0010】なお、前記上層レジストとしてネガレジス

トを用いて、反転パターンを形成し、SOG塗布・エッチバック後前記ネガレジストを除去することにより行うようにしてもよい。

【0011】

【作用】本発明によれば、SOG中間層へのパターン転写がエッチングせずに行うことができ、これによってCDロスの増大や面内均一性の悪化を防ぎ、精度よく中間層を加工することが可能となる。また、上層レジストには、シリコンを含有しない通常のレジストを使用することができるので、高精度なパターンを得ることも可能である。さらに、上層レジスト形成時に反転マスクを用いることによって、従来、ポジレジストでは困難であった微細なコンタクトホール形成なども容易に行うことが可能である。

【0012】

【実施例】以下に、本発明の実施例について説明する。

〔実施例1〕図1は本発明の第1の実施例を示す工程図であり、露光光に電子ビームを用いて所望の反転パターンを露光する例を示したものである。まず、図1(a)に示すように、微細加工したい基板1の上に平坦化層とされる下層レジスト2としてたとえば東京応化工業(株)製のノボラック系レジスト(商品名:OFPR-800)を1 μ m程度の厚さで塗布し、図1(b)に示すようにホットプレート10上で200℃、3分間のハードベークを行った後、図1(c)に示すように、上層レジスト4としてたとえば東京応化工業(株)製の電子線レジスト(商品名:OEER-1000)を0.4 μ m塗布する。ついで、図1(d)に示すように、電子ビーム直接描画により、図1(e)のような所望の反転パターンを形成する。

【0013】さらに、図1(f)に示すように、上層レジスト4の上からSOG膜8としてたとえば東京応化工業(株)製の有機SOG(商品名:OCD T-7 6000-R)を400Åの厚さにスピコートする。このとき、レジスト表面に残ったSOG膜を除去するため、図1(g)に示すように、CHF₃+C₂F₆+Heの混合ガスのドライエッチングによって、表面のSOG膜8を上層レジスト4の未露光部7の表面が露出するまでエッチバックする。

【0014】次に、図1(h)に示すように、200~350nmのdeep UV光を全面露光し、図1(i)に示すように、現像によって上層レジスト4の未露光部7を除去する。最後に、このようにして形成したSOG8のパターンをマスクとして下層レジスト2を酸素異方性ドライエッチングによってパターニングして図1(j)に示す状態にする。

〔実施例2〕つぎに、露光光にi線を用いてネガ型レジストを使用する実施例について、図2を参照して説明する。

【0015】微細加工したい基板1の上に平坦化層である下層レジスト2としてたとえば東京応化工業(株)製のノボラック系i線用ダイレジスト(商品名:TSMR-CR5

0i10)を1 μ m程度塗布する(図2(a))。このとき、i線用ダイレジストを用いたのは、i線の吸収が大きいためである。この下層レジスト2をホットプレート10上で230℃以上の温度で、3分間以上ベークする(図2(b))。下層レジスト2を常温にさました後、上層レジスト4としてたとえば東京応化工業(株)製のi線ネガレジスト(商品名:THMR-iN200)を0.4 μ m塗布する(図2(c))。i線による露光、現像によって所望パターンの反転パターンを形成する(図2(d)、図2(e))。

【0016】こうして形成した上層レジスト4のパターン上に、図2(f)に示すように、SOG8として東京応化工業(株)製の有機SOG(商品名:OCD T-7 6000-R)を400Åの厚さに塗布する。このとき、レジスト表面に残ったSOG膜を除去するため、図2(g)に示すように、CHF₃+C₂F₆+Heの混合ガスのドライエッチングによって、表面のSOG層を上層レジスト表面が露出するまでエッチバックする。次に、図2(h)に示すように、東京応化工業(株)製の剥離502Aによって上層レジスト4の露光部6を除去する。このようにして形成したSOG8のパターンをマスクとして下層レジスト2を酸素異方性ドライエッチングによってパターニングして図2(i)に示す状態にする。

【0017】上記実施例においては、露光光として電子線ビームまたはi線を用いるとして説明したが、本発明はこれに限るものではなく、たとえばX線あるいはArF、KrF、g線などレジストが感光する光源であれば何を使用してもかまわない。また、上層レジストについては、使用する光源に合ったものならば何を使用してもよく、またネガレジストに限ることなく、ポジレジストを反転マスクを用いることにより希望するパターンの反転パターンを形成して用いるようにしてもよい。

【0018】さらに、下層レジストについては、光源に電子線ビームまたはX線を用いる場合は耐ドライエッチング性のある樹脂であれば何でもよい。なお、i線やg線、またはKrF等のUV光を用いる場合は、耐ドライエッチング性のほか、露光光の吸収が十分あるものを使用することが望ましい。また、SOGについては、高温キュアの必要のないもの、たとえば上記した実施例で示した有機SOG等を用いるのが最適である。

【0019】

【発明の効果】以上説明したように、本発明によれば、多層レジストプロセス法における下層レジストの耐酸素ドライエッチングマスクを、ドライ現像によるSOG加工を必要とせずに形成することができる。したがって、CDロスの増大や面内均一性の悪化を防ぎ、高精度なレジストパターン形成を実現することを可能とする。また、上層レジストにはシリコンを含有しない通常のレジストを使用することができるので、高精度なパターンを得ることも可能であり、本発明の工業的価値は極めて高い。

【図面の簡単な説明】

【図1】本発明の第1の実施例を示す工程図である。

【図2】本発明の第2の実施例を示す工程図である。

【図3】従来例を示す工程図である。

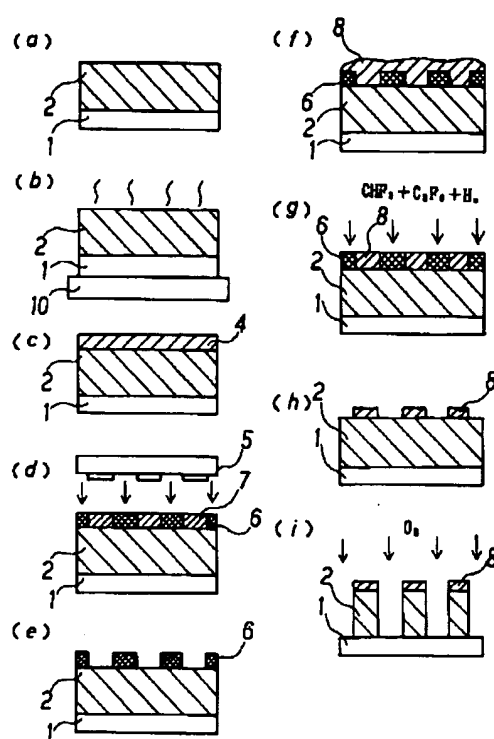
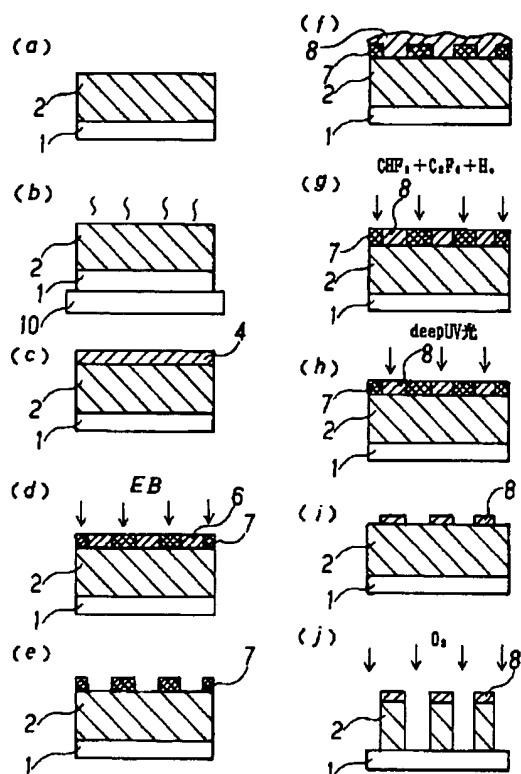
【符号の説明】

- 1 基板
2 下層レジスト

- 3 中間層
4 上層レジスト
5 マスク
6 露光部
7 未露光部
8 SOG膜
10 ホットプレート

【図1】

【図2】



【図3】

